

(43)公開日 平成15年3月19日(2003.3.19)

(51)Int.Cl. <sup>7</sup>			識別記号		FI		テマコード <sup>*</sup> (参考)	
G 0 9 F	9/30		3 3 8		G 0 9 F	9/30	3 3 8	2 H 0 8 8
			3 4 9				3 4 9 C	2 H 0 9 1
G 0 2 F	1/13		5 0 5		G 0 2 F	1/13	5 0 5	2 H 0 9 2
	1/1335					1/1335		3 K 0 0 7
	1/1343					1/1343		5 C 0 9 4

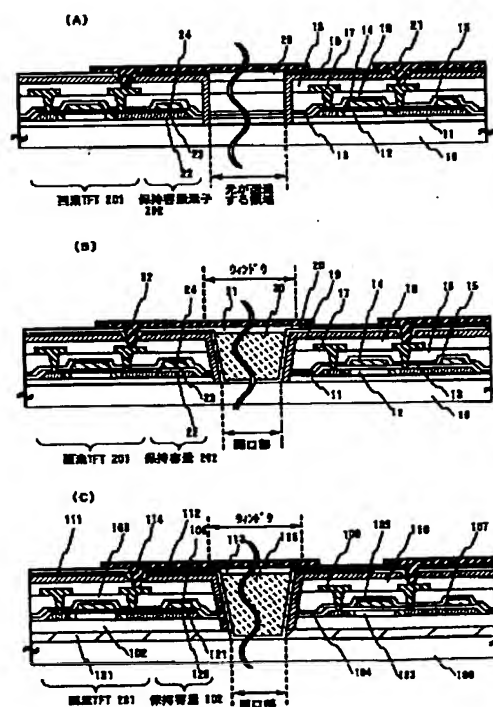
審査請求 未請求 請求項の数22 OL (全 22 頁) 最終頁に続く

(71)出願人 000153878  
株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地

(72)発明者 石川 明  
神奈川県厚木市長谷398番地 半導体エネ  
ルギー研究所内

[最終頁に続く](#)

【解決手段】 基板上に下部遮光膜を形成し、前記下部遮光膜上にTFTを形成し、前記TFT上に層間絶縁膜を介してTFTを被嵌するように上部遮光膜を形成する。これによりTFTを下部遮光膜および上部遮光膜によって完全に遮光でき、光リーク電流の発生を妨げることができる。



(2)

## 【特許請求の範囲】

## 【請求項1】基板上のTFTと、

前記TFTと電気的に接続されている画素電極と、  
前記TFTと前記画素電極との間の上部遮光膜と、  
を有する半導体装置において、  
前記TFT上には少なくとも1層の層間絶縁膜が形成され、  
前記画素電極と前記基板との間には前記層間絶縁膜を除去して形成されたウィンドウを有し、  
前記上部遮光膜は前記ウィンドウの底面から前記TFTを被嵌するように前記層間絶縁膜上まで連続的に形成されており、  
前記ウィンドウ内部に、開口部が形成されていることを特徴とする半導体装置。

## 【請求項2】基板上の下部遮光膜と、

前記下部遮光膜上にTFTと、  
前記TFTと電気的に接続されている画素電極と、  
前記TFTと前記画素電極との間の上部遮光膜と、  
を有する半導体装置において、  
前記TFT上には少なくとも1層の層間絶縁膜が形成され、  
前記画素電極と前記基板との間には前記層間絶縁膜を除去して形成されたウィンドウを有し、  
前記上部遮光膜は前記ウィンドウの底面から前記TFTを被嵌するように前記層間絶縁膜上まで連続的に形成されており、  
前記ウィンドウの面積は、開口部の面積とほぼ等しいことを特徴とする半導体装置。

## 【請求項3】基板上の下部遮光膜と、

前記下部遮光膜上にTFTと、  
前記TFTと電気的に接続されている画素電極と、  
前記TFTと前記画素電極との間の上部遮光膜と、  
を有する半導体装置において、  
前記TFT上には少なくとも1層の層間絶縁膜が形成され、  
前記画素電極と前記基板との間には前記層間絶縁膜を除去して形成されたウィンドウを有し、  
前記上部遮光膜は前記ウィンドウの底面から前記TFTを被嵌するように前記層間絶縁膜上まで連続的に形成されており、  
前記下部遮光膜と前記上部遮光膜とは、前記ウィンドウの底面で接していることを特徴とする半導体装置。

## 【請求項4】基板上の下部遮光膜と、

前記下部遮光膜上にTFTと、  
前記TFTと並列に形成された保持容量素子と、  
前記TFTと電気的に接続されている画素電極と、  
前記TFTと前記画素電極との間の上部遮光膜と、  
を有する半導体装置において、  
前記TFTおよび前記保持容量素子上には少なくとも1層の層間絶縁膜が形成されており、

2

前記画素電極と前記基板との間には前記ウィンドウを有し、

前記下部遮光膜と前記上部遮光膜とは、前記ウィンドウの底面で接していることを特徴とする半導体装置。

## 【請求項5】基板上のTFTと、

前記TFTと電気的に接続されている画素電極と、  
前記TFTと前記画素電極との間の遮光膜と、  
を有する半導体装置において、  
前記TFT上には少なくとも1層の層間絶縁膜が形成され、  
前記画素電極と前記基板との間には前記層間絶縁膜を除去して形成されたウィンドウを有し、  
前記ウィンドウは透光性有機絶縁膜により平坦化されており、  
前記遮光膜は前記ウィンドウの底面から前記TFTを被嵌するように前記層間絶縁膜上まで連続的に形成されていることを特徴とする半導体装置。

## 【請求項6】基板上の下部遮光膜と、

前記下部遮光膜上にTFTと、  
前記TFTと電気的に接続されている画素電極と、  
前記TFTと前記画素電極との間には複数の上部遮光膜と絶縁膜とが交互に積層された積層体と、  
を有する半導体装置において、  
前記TFT上には少なくとも1層の層間絶縁膜が形成され、  
前記画素電極と前記基板との間に前記層間絶縁膜を除去して形成されたウィンドウを有し、  
前記ウィンドウは透光性有機絶縁膜により平坦化されており、  
前記積層された複数の上部遮光膜は前記ウィンドウの底面から前記TFTを被嵌するように形成されていることを特徴とする半導体装置。

## 【請求項7】基板上の下部遮光膜と、

前記下部遮光膜上にTFTと、  
前記TFTと電気的に接続されている画素電極と、  
前記TFTと前記画素電極との間に複数の上部遮光膜と絶縁膜とが交互に積層された積層体と、  
を有する半導体装置において、  
前記TFT上には少なくとも1層の層間絶縁膜が形成され、  
前記画素電極と前記基板との間に前記層間絶縁膜を除去して形成されたウィンドウを有し、  
前記ウィンドウは透光性有機絶縁膜により平坦化されており、  
前記積層された複数の上部遮光膜は前記ウィンドウの底面から前記TFTを被嵌するように形成されており、  
前記積層体のうち少なくとも一つの上部遮光膜が前記TFTと前記画素電極とを電気的に接続していることを特徴とする半導体装置。

## 【請求項8】基板上の下部遮光膜と、

(3)

3

前記下部遮光膜上にTFTと、  
 前記TFTと電気的に接続されている画素電極と、  
 前記TFTと前記画素電極との間に複数の上部遮光膜と  
 絶縁膜とが交互に積層された積層体と、  
 ・を有する半導体装置において、  
 ・前記TFT上には少なくとも1層の層間絶縁膜が形成さ  
 れ、  
 ・前記画素電極と前記基板との間に前記層間絶縁膜を除去  
 して形成されたウィンドウを有し、  
 前記ウィンドウは透光性有機絶縁膜により平坦化されて  
 おり、  
 前記積層された複数の上部遮光膜は前記ウィンドウの底  
 面から前記TFTを被嵌するように形成されており、  
 前記積層体において、前記絶縁膜および前記絶縁膜を介  
 して形成された複数の前記上部遮光膜とで保持容量素子  
 を形成していることを特徴とする半導体装置。

【請求項9】基板上のTFTと、  
 前記TFTと電気的に接続されている画素電極と、  
 前記TFTと前記画素電極との間に複数の上部遮光膜と  
 絶縁膜とが交互に積層された積層体と、  
 ・を有する半導体装置において、  
 前記TFT上には少なくとも1層の層間絶縁膜が形成さ  
 れ、  
 前記画素電極と基板との間には前記層間絶縁膜を除去し  
 て形成されたウィンドウを有し、  
 前記TFTと前記画素電極とを電気的に接続する配線  
 は、前記ウィンドウの底面から前記TFTを被嵌するよ  
 うに形成された前記上部遮光膜の一層であり、  
 前記ウィンドウの面積は、画素において表示を制御する  
 ことを意図した領域とほぼ等しいことを特徴とする半導  
 体装置。

【請求項10】請求項9において、前記基板と前記TFT  
 との間に下部遮光膜が形成されていることを特徴とす  
 る半導体装置。

【請求項11】請求項10において、前記上部遮光膜の  
 第1層目と前記下部遮光膜とは、前記画素電極と基板と  
 の間の前記ウィンドウの底辺において、接していること  
 を特徴とする半導体装置。

【請求項12】請求項1乃至請求項11のいずれか一項  
 において、前記ウィンドウは、R（赤）、G（緑）、B  
 （青）に着色されたフォトリソ膜および透光性の有機  
 絶縁膜が形成されていることを特徴とする半導体装  
 置。

【請求項13】絶縁表面上に半導体層を形成する工程と、  
 前記半導体層上にゲート絶縁膜を形成する工程と、  
 前記ゲート絶縁膜上にゲート電極を形成する工程と、  
 前記ゲート電極上に第1層間絶縁膜を形成する工程と、  
 前記第1層間絶縁膜上に第2層間絶縁膜を形成する工程  
 と、  
 前記半導体層に達する第1のコンタクトホールを形成

4

し、各TFTを電気的に接続するための配線を形成する  
 工程と、  
 前記配線を覆うように第3層間絶縁膜を形成する工程  
 と、  
 光が透過する領域とTFTとの間に基板に達する溝を形  
 成する工程と、  
 前記第3層間絶縁膜上から前記溝まで連続的に遮光膜を  
 形成する工程と、  
 画素電極と配線とを接続するための第2のコンタクトホ  
 ールを形成する工程と、  
 前記遮光膜上に第4層間絶縁膜を形成する工程と、  
 前記配線を露出させるために前記第2のコンタクトホー  
 ルに成膜された絶縁膜の一部を除去する工程と、  
 前記画素電極を形成する工程と、  
 を含むことを特徴とする半導体装置の作製方法。

【請求項14】絶縁表面上に半導体層を形成する工程  
 と、  
 前記半導体層上にゲート絶縁膜を形成する工程と、  
 前記ゲート絶縁膜上にゲート電極を形成する工程と、  
 20 前記ゲート電極上に第1層間絶縁膜を形成する工程と、  
 前記第1層間絶縁膜上に第2層間絶縁膜を形成する工程  
 と、  
 前記半導体層に達する第1のコンタクトホールを形成  
 し、各TFTを電気的に接続するための配線を形成する  
 工程と、  
 前記配線を覆うように第3層間絶縁膜を形成する工程  
 と、  
 光が透過する領域の下地絶縁膜、ゲート絶縁膜、第1層  
 間絶縁膜、第2層間絶縁膜を除去して基板に達するウィ  
 ンドウを形成する工程と、  
 30 前記第3層間絶縁膜上にTFTを被嵌するように上部遮  
 光膜を形成する工程と、  
 前記ウィンドウ底面に形成された前記下部遮光膜を除去  
 する工程と、  
 前記上部遮光膜に第2のコンタクトホールを形成する工  
 程と、  
 前記上部遮光膜上に第4層間絶縁膜を形成する工程と、  
 光透過性を有する絶縁膜により前記ウィンドウを平坦化  
 する工程と、  
 40 前記上部遮光膜上に第5層間絶縁膜を形成する工程と、  
 前記配線が露出するように前記第2のコンタクトホール  
 に埋まった絶縁膜の一部を除去する工程と、  
 前記第5層間絶縁膜上に画素電極を形成する工程と、  
 を含むことを特徴とする半導体装置の作製方法。

【請求項15】絶縁表面上に半導体層を形成する工程  
 と、  
 前記半導体層上にゲート絶縁膜を形成する工程と、  
 前記ゲート絶縁膜上にゲート電極を形成する工程と、  
 前記ゲート電極上に第1層間絶縁膜を形成する工程と、  
 50 前記第1層間絶縁膜上に第2層間絶縁膜を形成する工程

(4)

5

と、  
前記半導体層に達する第 1 のコンタクトホールを形成し、各 T F T を電気的に接続するための配線を形成する工程と、  
前記配線を覆うように第 3 層間絶縁膜を形成する工程と、  
光が透過する領域の下地絶縁膜、ゲート絶縁膜、第 1 層間絶縁膜、第 2 層間絶縁膜を除去して基板に達するウィンドウを形成する工程と、  
前記第 3 層間絶縁膜上に T F T を被嵌するように上部第 1 遮光膜を形成する工程と、  
前記上部第 1 遮光膜および前記第 3 層間絶縁膜に前記配線に達する第 2 のコンタクトホールを形成する工程と、  
前記上部第 1 遮光膜上に第 1 絶縁膜を形成する工程と、  
前記配線が露出するように前記第 2 のコンタクトホールに埋まった前記第 1 絶縁膜を一部除去する工程と、  
前記第 1 絶縁膜上に上部第 2 遮光膜を形成する工程と、  
前記上部第 2 遮光膜上に第 2 絶縁膜を形成する工程と、  
前記第 2 絶縁膜上に上部第 3 遮光膜を形成する工程と、  
前記ウィンドウ底面に形成された下部遮光膜、前記上部第 1 遮光膜、前記第 1 絶縁膜、前記上部第 2 遮光膜、前記第 2 絶縁膜、前記上部第 3 遮光膜を除去する工程と、  
前記上部第 3 遮光膜および前記第 2 絶縁膜に前記上部第 2 遮光膜に達する第 3 のコンタクトホールを形成する工程と、  
第 4 層間絶縁膜を形成する工程と、  
光透過性を有する絶縁膜により前記ウィンドウを平坦化する工程と、  
前記上部第 3 遮光膜上に第 5 層間絶縁膜を形成する工程と、  
前記上部第 2 遮光膜が露出するように前記第 3 のコンタクトホールに埋まった絶縁膜の一部を除去する工程と、  
前記第 5 層間絶縁膜上に画素電極を形成する工程と、  
を含むことを特徴とする半導体装置の作製方法。

【請求項 16】請求項 13 乃至請求項 15 のいずれか一項において、絶縁表面上に下部遮光膜を形成する工程を含むことを特徴とする半導体装置の作製方法。

【請求項 17】請求項 13 乃至請求項 15 のいずれか一項において、前記下部遮光膜、前記第 1 の上部遮光膜および前記第 3 の上部遮光膜は、接地電位となるような配線を接続することを特徴とする半導体装置の作製方法。

【請求項 18】請求項 14 において、前記下部遮光膜および前記上部遮光膜は、前記ウィンドウの底面で接するように形成することを特徴とする半導体装置の作製方法。

【請求項 19】請求項 14 乃至請求項 18 のいずれか一項において、前記ウィンドウを平坦化する工程は、有機絶縁膜を用いて行うことを特徴とする半導体装置の作製方法。

【請求項 20】請求項 14 乃至請求項 19 のいずれか

6

項において、前記ウィンドウを平坦化する工程は、R (赤)、G (緑) もしくは B (青) に着色されたフォトリソ膜および透明有機絶縁膜を積層して行うことを特徴とする半導体装置の作製方法。

【請求項 21】請求項 13 乃至請求項 20 のいずれか一項において、前記半導体層は、レーザ光を照射することにより結晶化することを特徴とする半導体装置の作製方法。

【請求項 22】請求項 13 乃至請求項 21 のいずれか一項において、前記半導体層は、触媒元素を用いて結晶化した後、前記触媒元素をゲッタリングして半導体層中の触媒元素濃度を低減させて得られる結晶質半導体膜であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、チャネル形成領域、ソース領域およびドレイン領域を含む半導体層に、特に結晶質半導体膜を用いた半導体素子、代表的には薄膜トランジスタ (Thin Film Transistor: T F T) に関する。また、このような T F T を駆動回路や画素のスイッチング素子に用いた半導体装置 (特に、液晶表示装置、発光装置に関する) およびその作製技術に関する。また、特に、遮光性を向上させた構造を有する半導体装置およびその作製技術に関する。

【0002】

【従来技術】近年、小型軽量の特徴を生かした液晶プロジェクターが様々な場面で使用されるようになってきた。それにあわせるように、さらに小型で軽量の液晶プロジェクターを提供するための開発競争が激しく行われている。これらの液晶プロジェクターは、液晶表示装置に表示された画像等を投影する構成となっており、液晶表示装置の表示品質が液晶プロジェクターの性能に大きく影響してくる。

【0003】液晶表示装置は、T F T および画素電極が形成された基板 (以下、T F T 基板という) と対向電極が形成された基板 (以下、対向基板という) との間に液晶を封入し、画素電極と対向電極との間の電界で液晶の配向を制御して画像表示するものが主流である。

【0004】液晶表示装置としては、近年、画素部に数百万個の画素を有するアクティブマトリクス型液晶表示装置 (液晶パネル) が盛んに用いられている。このような液晶パネルは、各画素に電位を印加するスイッチング素子として各画素に T F T が設けられており各 T F T には画素電極が設けられて、T F T が on 時には画素電極の電位が設定され、T F T が off 時には、保持容量素子 (以下、保持容量という) に蓄えられた電荷によって画素電極の電位を保持している。

【0005】T F T が off 時の間、画素電極の電位が変動すると表示品質が劣化するため、アクティブマトリクス型の T F T 基板には、T F T のリーク電流を抑制する

50

(5)

7

こと、画素毎の保持容量を十分にとること、保持容量に蓄積された電荷量がリーク電流により失われる電荷量に比べて十分に大きいことが要求される。

【0006】また、透過型液晶パネルの場合、輝度を高めるために、開口部、すなわち画素において表示を制御することを意図した領域（例えば、透過型の表示装置においては、光が透過して表示に寄与する領域、反射型の表示装置においては、光が反射され表示に寄与する領域、また有機発光素子を用いた表示装置では、電極に挟まれた有機発光層が発光し表示に寄与する領域等）が占める割合を高めることが要求される。

【0007】ところで、上記したような液晶パネル（特に、透過型液晶パネル）を液晶プロジェクターに用いる場合、TFTの半導体層に光が入射すると、光励起に起因するリーク電流（以下、光リーク電流という）が発生してしまい表示に悪影響を及ぼすため、液晶パネルには遮光層が設けられている。例えば、プロジェクターの光源を対向基板側に配置した場合、画素電極とTFTとの間に遮光層を形成して光源からの光を遮光したり、基板と半導体層との間に遮光層を形成して投影レンズ等で反射された光を遮光したりしている。また、特開2000-164875公報では、基板に凹部を設け、凹部内壁面全面に下部遮光膜を形成し、TFTのチャネル形成領域が該凹部に埋設するように形成されている。また、上部遮光膜も併せて形成されている。

【0008】しかし、上記公報で開示された構造では、さまざまな配線が集中するTFT近傍に凹凸ができてしまうため、配線形成において配線短絡や断線を生じやすい、電界集中が起こって劣化しやすい等歩留まりを下げってしまう可能性が高い。

【0009】また、上記公報で開示された構造では上部遮光膜と下部遮光膜との間に隙間があり、このような構造では迷光による光リーク電流が生じてしまう可能性もある。さらに、基板に凹部を設けるために、基板の機械的強度が弱くなってしまう可能性もある。

【0010】

【発明が解決しようとする課題】高輝度、高精細化が要求されているプロジェクターは、まず光源に用いられるランプの強度を上げることで表示輝度を上げようとしており、また、光学系に用いるパネルの画素数を増やすことで高精細化をはかっている。しかし、従来の画素電極とTFTとの間に遮光膜を形成したり、基板と半導体層との間に遮光膜を形成したりする方法は、遮光膜端部で回折した光が半導体層に入射してしまい、光リーク電流が発生してしまうという問題がある。さらに、光源の高輝度化が進み、この回折光によるTFTへの悪影響は、無視できないレベルになってきている。

【0011】また、遮光膜とTFTとを隔てる絶縁膜を薄膜化することにより、TFTの位置における回折光強度を無視できる程度にまで低減し得るが、絶縁膜の薄膜

8

化は、TFTと絶縁膜との間に発生する寄生容量を増大させてしまい、遮光膜の電位がTFTの動作に影響してしまうという問題が発生する。

【0012】また、遮光膜の幅を拡げることにより、回折光がTFTに入射してしまう問題については解決することができるが、当然、開口率の低下は否めない。しかも、表示の高精細化への要求に画素数を増加させることで対応しているため、それぞれの画素サイズは縮小しており、遮光膜の幅を広げることによる開口率の低下、それに伴う輝度の低下は大きな問題となる。

【0013】また、遮光膜の幅を広げるだけでは層間絶縁膜中の意図せぬ散乱による迷光がTFT（特に半導体層）に入射してしまう問題を解決することはできない。上記したような光源の高輝度に伴い、迷光の影響も無視できないものとなっている。

【0014】また、電界効果移動度の高さなどから積極的に用いられるようになってきた結晶構造を有する活性層を含むTFTは、非晶質半導体層を含むTFTに比べて光リーク電流が大きくなっていく傾向があり、十分な保持容量を有していないと蓄えられた電荷がリーク電流のために減少し、透過光量に変化して画像表示のコントラスト低下の原因となっている。したがって、液晶パネルには十分な容量を確保できる保持容量素子を形成しておく必要がある。

【0015】しかし、十分な容量を確保するために保持容量の面積を平面的に拡げようとする、画素の面積において保持容量素子の占める割合が大きくなって、開口率が低下してしまう。

【0016】さらに、歩留まりを向上させるために、保持容量による凹凸によって配線の断線等が生じないような構造とする必要がある。

【0017】そこで本発明では、上記のような問題を鑑み、開口率を下げることなく、十分な遮光性と十分な保持容量とを両立することが可能な構造を有する半導体装置を実現する方法を提供することを課題とする。

【0018】

【課題を解決するための手段】上記課題を解決するために、本発明者は、TFTを被嵌するように遮光膜を形成することにより、TFTの半導体層に入射する回折光や迷光を低減する構造を考えた。

【0019】本発明を採用した画素の構造の一例を図1(A)に示す。画素電極とTFTとの間に遮光膜を形成する。本明細書において、少なくとも一部が画素電極とTFTとの間に形成された遮光膜を上部遮光膜という。画素において光が透過し、表示を制御する領域とTFTとの間に溝を形成し、上部遮光膜となる導電膜を形成する。従来、TFTと画素電極との間に形成されていた遮光膜とは異なり、画素電極とTFTとの間から光が透過する領域まで連続的に上部遮光膜が形成され、TFTが上部絶縁膜により被嵌された構造である。

(6)

9

【0020】他の発明を採用したTFTの他の構造を図1 (B) に示す。半導体層、ゲート絶縁膜およびゲート電極からなるTFTを形成し、層間絶縁膜を形成した後、後に光が透過し、表示を制御する領域とその周辺領域のゲート絶縁膜、層間絶縁膜を除去する。本明細書において、ゲート絶縁膜、層間絶縁膜の一部が除去されたホール状の領域（壁面及び底面を有している）であり、表示装置において表示を制御することを意図した領域（開口部）とほぼ同じ面積を有する領域を簡単のためにホール、またはウィンドウと称することとする。ウィンドウの壁面には、上部遮光膜と絶縁膜が形成されており、その膜厚分、ウィンドウの面積より開口部の面積が狭くなるものの、ウィンドウの面積と開口部の面積とは実質的に同じ面積となると言える。

【0021】ここで図1 (B) のウィンドウを図1

(A) の溝と比較すると、ウィンドウはアスペクト比が小さいため、上部遮光膜の形成が簡便である。次いで、遮光膜をTFT上からウィンドウの側面を覆うように連続的に、遮光膜を形成する。そして、ウィンドウの底面（特に光が透過する領域）に形成された遮光膜を除去した後、絶縁膜を形成し、アクリル等の透明な有機樹脂膜を用いてウィンドウの平坦化を行う。次いで、遮光膜と画素電極とが接触しないように絶縁膜を形成し、さらに画素電極を形成する。上部遮光膜によりTFTが被嵌され、層間絶縁膜を除去してウィンドウを形成し、透光性の有機樹脂絶縁膜により平坦化した構造である。

【0022】上記のような構造の場合、このゲート絶縁膜、層間絶縁膜の一部が除去された領域（ウィンドウ）の面積は、画素において、表示を制御することを意図した領域（開口部）とほぼ等しい面積であり、かつ表示を制御することを意図した領域（開口部）は、前記少なくともゲート絶縁膜、層間絶縁膜の一部が除去された領域（ウィンドウ）より狭い面積となる。

【0023】他の発明を採用した画素の他の構造を図1 (C) に示す。図1 (C) に示す例では、基板側から入射する光も遮光するために、半導体層を形成する前に、基板と半導体層の間に遮光膜を形成する。なお、基板と半導体層との間に形成されるこの遮光膜を本明細書において、以下、下部遮光膜という。次いで、半導体層、ゲート絶縁膜およびゲート電極からなるTFTを形成し、層間絶縁膜を形成した後、後に表示を制御する領域となる領域およびその周辺領域に形成されたゲート絶縁膜、層間絶縁膜を除去してウィンドウを形成する。次いで、遮光膜をTFT上からウィンドウまで連続的に、遮光膜を形成する。そして、ウィンドウの底面に形成されている下部遮光膜および上部遮光膜を除去して開口部（表示を制御することを意図した領域）を形成する。次いで、絶縁膜を形成し、アクリル等の透明な有機樹脂膜を用いてウィンドウの平坦化を行う。次いで、遮光膜と画素電極とが接触しないように絶縁膜を形成した後、画素電極

10

を形成する。TFTが上部遮光膜により被嵌され、下部遮光膜と上部遮光膜により完全に遮光された構造である。なお、下部遮光膜と上部遮光膜を接地電位とすれば、TFTを電氣的に遮蔽することも可能である。

【0024】さらに、対向基板側にカラーフィルターを形成しようとする、高精細化に伴う画素サイズの低下により、TFT基板と対向基板とを整合させる精度が厳しくなってしまうという問題があった。そこで、TFT基板側にカラーフィルターを形成する方法が考えられているが、液晶を配向させるにはカラーフィルターを形成した後、画素電極を形成しなければならない。しかし、カラーフィルターは1  $\mu\text{m}$ 以上の厚さが必要であり、カラーフィルターに隔てられた画素電極とドレイン電極とを導通させることは難しかった。

【0025】そこで、図1 (B) および図1 (C) に示す例において、ウィンドウの平坦化をR（赤）、G（緑）、またはB（青）に着色されたフォトリソ膜を用いて行うことにより、対向基板に形成していたカラーフィルターと同様の機能が得られるようになる。

【0026】また、図示しないが図1 (B)、(C) の構造において、上部遮光膜をアルミニウム等の反射率の高い材料で構成し、少なくともゲート絶縁膜、層間絶縁膜の一部が除去された領域（ウィンドウ）の底面の上部遮光膜を除去せず、反射板として用いれば、反射型の表示装置とすることも可能である。

【0027】本発明は、基板上のTFTと、前記TFTと電氣的に接続されている画素電極と、前記TFTと前記画素電極との間の遮光膜と、を有する半導体装置において、前記TFT上には少なくとも1層の層間絶縁膜が形成され、前記画素電極と前記基板との間には前記層間絶縁膜を除去して形成されたウィンドウを有し、前記遮光膜は前記ウィンドウの底面から前記TFTを被嵌するように前記層間絶縁膜上まで連続的に形成されており、前記ウィンドウの面積は、開口部の面積とほぼ等しいことを特徴とする。

【0028】また本発明は基板上の下部遮光膜と、前記下部遮光膜上にTFTと、前記TFTと電氣的に接続されている画素電極と、前記TFTと前記画素電極との間の上部遮光膜と、を有する半導体装置において、前記TFT上には少なくとも1層の層間絶縁膜が形成され、前記画素電極と前記基板との間には前記層間絶縁膜を除去して形成されたウィンドウを有し、前記上部遮光膜は前記ウィンドウの底面から前記TFTを被嵌するように前記層間絶縁膜上まで連続的に形成されており、前記ウィンドウの面積は、開口部の面積とほぼ等しいことを特徴とする。

【0029】また本発明は基板上の下部遮光膜と、前記下部遮光膜上にTFTと、前記TFTと電氣的に接続されている画素電極と、前記TFTと前記画素電極との間の上部遮光膜と、を有する半導体装置において、前記T



(7)

## 11

FT上には少なくとも1層の層間絶縁膜が形成され、前記画素電極と前記基板との間には前記層間絶縁膜を除去して形成されたウィンドウを有し、前記上部遮光膜は前記ウィンドウの底面から前記FTを被嵌するように前記層間絶縁膜上まで連続的に形成されており、前記下部遮光膜と前記上部遮光膜とは、前記ウィンドウの底面で接していることを特徴とする。

【0030】また本発明は基板上の下部遮光膜と、前記下部遮光膜上にFTと、前記FTと並列に形成された保持容量素子と、前記FTと電氣的に接続されている画素電極と、前記FTと前記画素電極との間の上部遮光膜と、を有する半導体装置において、前記FTおよび前記保持容量素子上には少なくとも1層の層間絶縁膜が形成されており、前記画素電極と前記基板との間には前記層間絶縁膜を除去して形成されたウィンドウを有し、前記下部遮光膜と前記上部遮光膜とは、前記ウィンドウの底面で接していることを特徴とする。

【0031】また本発明は基板上のFTと、前記FTと電氣的に接続されている画素電極と、前記FTと前記画素電極との間の遮光膜と、を有する半導体装置において、前記FT上には少なくとも1層の層間絶縁膜が形成され、前記画素電極と前記基板との間には前記層間絶縁膜を除去して形成されたウィンドウを有し、前記ウィンドウは透光性有機絶縁膜により平坦化されており、前記遮光膜は前記ウィンドウの底面から前記FTを被嵌するように前記層間絶縁膜上まで連続的に形成されていることを特徴とする。

【0032】また本発明は基板上の下部遮光膜と、前記下部遮光膜上にFTと、前記FTと電氣的に接続されている画素電極と、前記FTと前記画素電極との間には複数の上部遮光膜と絶縁膜とが交互に積層された積層体と、を有する半導体装置において、前記FT上には少なくとも1層の層間絶縁膜が形成され、前記画素電極と前記基板との間に前記層間絶縁膜を除去して形成されたウィンドウを有し、前記ウィンドウは透光性有機絶縁膜により平坦化されており、前記積層された複数の上部遮光膜は前記ウィンドウの底面から前記FTを被嵌するように形成されていることを特徴とする。

【0033】また本発明は基板上の下部遮光膜と、前記下部遮光膜上にFTと、前記FTと電氣的に接続されている画素電極と、前記FTと前記画素電極との間に複数の上部遮光膜と絶縁膜とが交互に積層された積層体と、を有する半導体装置において、前記FT上には少なくとも1層の層間絶縁膜が形成され、前記画素電極と前記基板との間に前記層間絶縁膜を除去して形成されたウィンドウを有し、前記ウィンドウは透光性有機絶縁膜により平坦化されており、前記積層された複数の上部遮光膜は前記ウィンドウの底面から前記FTを被嵌するように形成されており、前記積層体のうち少なくとも一つの上部遮光膜が前記FTと前記画素電極とを電氣

## 12

的に接続していることを特徴とする。

【0034】また本発明は基板上の下部遮光膜と、前記下部遮光膜上にFTと、前記FTと電氣的に接続されている画素電極と、前記FTと前記画素電極との間に複数の上部遮光膜と絶縁膜とが交互に積層された積層体と、を有する半導体装置において、前記FT上には少なくとも1層の層間絶縁膜が形成され、前記画素電極と前記基板との間に前記層間絶縁膜を除去して形成されたウィンドウを有し、前記ウィンドウは透光性有機絶縁膜により平坦化されており、前記積層された複数の上部遮光膜は前記ウィンドウの底面から前記FTを被嵌するように形成されており、前記積層体において、前記絶縁膜および前記絶縁膜を介して形成された複数の前記上部遮光膜とで保持容量素子を形成していることを特徴とする。

【0035】また本発明は基板上のFTと、前記FTと電氣的に接続されている画素電極と、前記FTと前記画素電極との間に複数の上部遮光膜と絶縁膜とが交互に積層された積層体と、を有する半導体装置において、前記FT上には少なくとも1層の層間絶縁膜が形成され、前記画素電極と基板との間には前記層間絶縁膜を除去して形成されたウィンドウを有し、前記FTと前記画素電極とを電氣的に接続する配線は、前記ウィンドウの底面から前記FTを被嵌するように形成された前記上部遮光膜の一層であり、前記ウィンドウの面積は、画素において表示を制御することを意図した領域とほぼ等しいことを特徴とする。

【0036】また上記発明において、前記基板と前記FTとの間に下部遮光膜が形成されていることを特徴とする。

【0037】また上記発明において、前記上部遮光膜の第1層目と前記下部遮光膜とは、前記画素電極と基板との間の前記ウィンドウの底辺において、接していることを特徴とする。

【0038】また上記発明において、前記ウィンドウは、R（赤）、G（緑）、B（青）に着色されたフォトレジスト膜および透光性の有機絶縁膜が形成されていることを特徴とする。

【0039】また本発明は絶縁表面に半導体層を形成する工程と、前記半導体層上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上にゲート電極を形成する工程と、前記ゲート電極上に第1層間絶縁膜を形成する工程と、前記第1層間絶縁膜上に第2層間絶縁膜を形成する工程と、前記半導体層に達する第1のコンタクトホールを形成し、各FTを電氣的に接続するための配線を形成する工程と、前記配線を覆うように第3層間絶縁膜を形成する工程と、光が透過する領域とFTとの間に基板に達する溝を形成する工程と、前記第3層間絶縁膜から前記溝まで連続的に遮光膜を形成する工程と、画素電極と配線とを接続するための第2のコンタクトホール

(8)

13

を形成する工程と、前記遮光膜上に第4層間絶縁膜を形成する工程と、前記配線を露出させるために前記第2のコンタクトホールに成膜された絶縁膜の一部を除去する工程と、前記画素電極を形成する工程と、を含むことを特徴とする。

【0040】また本発明は絶縁表面上に半導体層を形成する工程と、前記半導体層上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上にゲート電極を形成する工程と、前記ゲート電極上に第1層間絶縁膜を形成する工程と、前記第1層間絶縁膜上に第2層間絶縁膜を形成する工程と、前記半導体層に達する第1のコンタクトホールを形成し、各TFTを電氣的に接続するための配線を形成する工程と、前記配線を覆うように第3層間絶縁膜を形成する工程と、光が透過する領域の下地絶縁膜、ゲート絶縁膜、第1層間絶縁膜、第2層間絶縁膜を除去して基板に達するウィンドウを形成する工程と、前記第3層間絶縁膜上にTFTを被嵌するように上部遮光膜を形成する工程と、前記ウィンドウ底面に形成された下部遮光膜を除去する工程と、前記上部遮光膜に第2のコンタクトホールを形成する工程と、前記上部遮光膜上に第4層間絶縁膜を形成する工程と、光透過性を有する絶縁膜により、前記ウィンドウを平坦化する工程と、前記上部遮光膜上に第5層間絶縁膜を形成する工程と、前記配線が露出するように前記第2のコンタクトホールに埋まった絶縁膜の一部を除去する工程と、前記第5層間絶縁膜上に画素電極を形成する工程と、を含むことを特徴とする。

【0041】また本発明は、絶縁表面上に半導体層を形成する工程と、前記半導体層上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上にゲート電極を形成する工程と、前記ゲート電極上に第1層間絶縁膜を形成する工程と、前記第1層間絶縁膜上に第2層間絶縁膜を形成する工程と、前記半導体層に達する第1のコンタクトホールを形成し、各TFTを電氣的に接続するための配線を形成する工程と、前記配線を覆うように第3層間絶縁膜を形成する工程と、光が透過する領域の下地絶縁膜、ゲート絶縁膜、第1層間絶縁膜、第2層間絶縁膜を除去して基板に達するウィンドウを形成する工程と、前記第3層間絶縁膜上にTFTを被嵌するように上部第1遮光膜を形成する工程と、前記上部第1遮光膜および前記第3層間絶縁膜に前記配線に達する第2のコンタクトホールを形成する工程と、前記上部第1遮光膜上に第1絶縁膜を形成する工程と、前記配線が露出するように前記第2のコンタクトホールに埋まった前記第1絶縁膜の一部を除去する工程と、前記第1絶縁膜上に上部第2遮光膜を形成する工程と、前記上部第2遮光膜上に第2絶縁膜を形成する工程と、前記第2絶縁膜上に上部第3遮光膜を形成する工程と、前記ウィンドウ底面に形成された下部遮光膜、前記上部第1遮光膜、前記第1絶縁膜、前記上部第2遮光膜、前記第2絶縁膜、前記上部第3遮光膜を

14

除去する工程と、前記上部第3遮光膜および前記第2絶縁膜に前記上部第2遮光膜に達する第3のコンタクトホールを形成する工程と、第4層間絶縁膜を形成する工程と、光透過性を有する絶縁膜により前記ウィンドウを平坦化する工程と、前記上部第3遮光膜上に第5層間絶縁膜を形成する工程と、前記上部第2遮光膜が露出するように前記第3のコンタクトホールに埋まった絶縁膜の一部を除去する工程と、前記第5層間絶縁膜上に画素電極を形成する工程と、を含むことを特徴とする。

【0042】また上記発明において、絶縁表面上に下部遮光膜を形成する工程を含むことを特徴とする。

【0043】また上記発明において、前記下部遮光膜、前記第1の上部遮光膜および前記第3の上部遮光膜は、接地電位となるような配線を接続することを特徴とする。

【0044】また上記発明において、前記下部遮光膜および前記上部遮光膜は、前記ウィンドウの底面で接するように形成することを特徴とする。

【0045】また上記発明において、前記前記ウィンドウを平坦化する工程は、有機絶縁膜を用いて行うことを特徴とする。

【0046】また上記発明において、前記前記ウィンドウを平坦化する工程は、R（赤）、G（緑）もしくはB（青）に着色されたフォトレジスト膜および透明有機絶縁膜を積層して行うことを特徴とする。

【0047】また上記発明において、前記半導体層は、レーザ光を照射することにより結晶化することを特徴とする。

【0048】また上記発明において、前記半導体層は、触媒元素を用いて結晶化した後、前記触媒元素をゲッタリングして半導体層中の触媒元素濃度を低減させて得られる結晶質半導体膜であることを特徴とする。

【0049】以上のように、本発明は回折光や迷光など意図せずしてTFTの半導体層に入射してしまう光により発生する光リーク電流を防ぐために、TFTを遮光膜で覆う構造としている。

【0050】

【発明の実施の形態】（実施形態1）図1（A）を用いて本発明を用いて作製された透過型液晶表示装置の構造を説明する。

【0051】基板10上に下地絶縁膜11が形成されており、下地絶縁膜11上に半導体層12、ゲート絶縁膜13、ゲート電極14からなるTFTが形成されている。ゲート電極14上には、第1層間絶縁膜15、第2層間絶縁膜16が形成されている。必要に応じて第2層間絶縁膜16は平坦化する。続いて、各TFTを電氣的に接続する配線17を半導体層12のソース領域またはドレイン領域に接続して形成する。配線17を覆って、第3層間絶縁膜18を形成した後、TFTと開口部との境目に溝を形成する。溝は、基板に達するように形成す



(9)

15

る。次いで、導電膜をメタルCVD法により、第3層間絶縁膜18上から溝に連続的に成膜して、遮光膜19を形成する。続いて、第4層間絶縁膜20を形成した後、画素電極21を遮光膜19に接しないように形成する。

【0052】なお、半導体層12から連続した領域22（保持容量の一方の電極）、ゲート絶縁膜13と同一層の絶縁膜23（誘電体）およびゲート電極14と同一層の容量配線24（保持容量のもう一方の電極）により保持容量202が形成されている。

【0053】本発明の半導体装置は、画素部の各画素において、TFT201と画素電極との間からTFT201と開口部（表示を制御することを意図した領域）との境目まで連続的に形成された遮光膜19に覆われたTFT201を有し、画素の光が透過する領域において、画素電極と基板との間には、下地絶縁膜11、ゲート絶縁膜13、第1層間絶縁膜15、第2層間絶縁膜16、第3層間絶縁膜18および第4層間絶縁膜20が積層されている構造である。

【0054】また、図1（A）に示す構造のTFTにおいて、基板10と半導体層12との間に遮光膜（下部遮光膜）を設けた構造としてもよい。この場合、遮光膜が充填される溝の深さは、実施者が適宜決定すればよく、下部遮光膜に届く深さであっても届かない深さであってもよい。

【0055】（実施形態2）図1（B）を用いて、本発明のTFTの他の構造を説明する。なお、図1（A）と同一のものを指す場合は、同一の符号を用いることとする。

【0056】基板10上に下地絶縁膜11が形成されており、下地絶縁膜11上に半導体層12、ゲート絶縁膜13、ゲート電極14からなるTFTが形成されている。ゲート電極14上には、第1層間絶縁膜15、第2層間絶縁膜16が形成されている。必要に応じて、第2層間絶縁膜16は平坦化する。続いて、各TFTを電気的に接続する配線17を半導体層12のソース領域またはドレイン領域に接続して形成する。配線17を覆って、第3層間絶縁膜18を形成した後、開口部（表示を制御することを意図した領域）よりやや広い範囲の第3層間絶縁膜18、第2層間絶縁膜16、第1層間絶縁膜15、ゲート絶縁膜13および下地絶縁膜11を除去する。次いで、第3層間絶縁膜18上からゲート絶縁膜および層間絶縁膜が除去された領域（ウィンドウ）の側面に沿って連続的に導電膜を形成し、上部遮光膜19を形成する。次いで、ウィンドウ底面に形成された上部遮光膜19を除去し、第4層間絶縁膜20を形成する。その後、ウィンドウを光透過性の有機絶縁膜等30により平坦化し、その上に第5層間絶縁膜31を形成して、画素電極32を形成する。

【0057】本発明のTFTは、少なくともゲート絶縁膜および層間絶縁膜の一部が除去された領域（ウィンド

16

ウ）底面から遮光膜がTFTを被覆するように形成されており、ウィンドウの内部には、開口部がある。本実施例では、ウィンドウのアスペクト比が小さいため、上部遮光膜19の作製は、メタルCVD法より簡便なスパッタ法を用いても良好なカバレッジを得ることができる。

【0058】また、遮光膜でTFTを覆うことができるため、光リーク電流の発生を抑えることができる。

【0059】（実施形態3）図1（C）を用いて、本発明のTFTの他の構造を説明する。

【0060】基板100上に下部遮光膜101が形成されており、下部遮光膜101上に下地絶縁膜102、半導体層103、ゲート絶縁膜104の順に形成されている。ゲート絶縁膜104上には、ゲート電極105、ゲート電極105上には、第1の層間絶縁膜107および第2の層間絶縁膜が108形成されており、第2の層間絶縁膜上には、半導体層103のソース領域またはドレイン領域に接続された配線109が形成され、配線109を覆って、第3の層間絶縁膜110が形成されている。また、第3の層間絶縁膜110上には上部遮光膜111が設けられている。

【0061】また、上部遮光膜111上には絶縁膜112を介して画素電極114が形成されている。画素電極114は、上部遮光膜111および第3の層間絶縁膜110に形成されたコンタクトホールを通じて、TFTのドレイン領域に接続された配線に接続されている。また、保持容量202は、半導体層120、絶縁膜121および容量配線106からなる。ドレイン領域から連続して半導体層120が形成されており、保持容量の一方の電極となっている。ゲート絶縁膜と同一の層の絶縁膜121は、保持容量の誘電体となり、ゲート電極と同一の層に形成された容量配線106は、保持容量のもう一方の電極となっている。

【0062】各画素には、このようなTFT201および保持容量202が形成されている。なお、開口部は、第3層間絶縁膜110、第2層間絶縁膜108、第1層間絶縁膜107、ゲート絶縁膜104および下部遮光膜101が除去されたウィンドウの内部に形成される。また、第2層間絶縁膜108上からウィンドウ壁面に連続して上部遮光膜が形成されている。ただし、ウィンドウ底面に形成された上部遮光膜は除去する。

【0063】下部遮光膜101と上部遮光膜111とは同じ接地電位となるようにウィンドウの底部で接して形成されており、図示していないが接地電位を与える配線と接続されている。

【0064】なお、ウィンドウは、アクリル等有機絶縁膜115を用いて平坦化されている。また、平坦化した後、画素電極114を形成する。画素電極114は、半導体層103のドレイン領域に接続された配線と導通をとり、TFT201と画素電極114とは電気的に接続されている。

(10)

17

【0065】以上のように、上部遮光膜111が画素部のTFTを被嵌するように形成され、下部遮光膜101および上部遮光膜111で完全に遮光された液晶パネルを作製することができる。

【0066】

【実施例】（実施例1）本実施例においては、本発明を用いてアクティブマトリクス基板を作製する工程について説明する。

【0067】まず、石英基板300上に下部遮光膜301を形成するため、ポリシリコン膜およびWSix膜を積層して形成する。なお、下部遮光膜301は、要求水準を満たす遮光性を有し、TFTの活性化のための加熱処理に耐えうる耐熱性が必須であり、さらに接地電位とすることが好ましいため、導電膜であることが好ましい。そこで、下部遮光膜として用いる膜は、ポリシリコン膜、WSix ( $x=2.0\sim2.8$ ) 膜、Al、Ta、W、Cr、Mo等の導電性材料からなるいずれかの膜一種または複数種を用いばよい（図2（A））。

【0068】続いて、下部遮光膜301上に、下地絶縁膜302を形成する。下地絶縁膜302は、シリコンを含む絶縁膜（例えば、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜等）をLPCVD法、プラズマCVD法またはスパッタ法にて形成する。そして、下地絶縁膜302上に非晶質半導体膜（図示せず）を形成する。非晶質半導体膜としては特に限定はないが、シリコン膜もしくはシリコンゲルマニウム ( $\text{Si}_x\text{Ge}_{1-x}$ :  $0<x<1$ 、代表的には、 $x=0.001\sim0.05$ ) 合金などで形成するとよい。なお、ここでは非晶質シリコン膜を膜厚65nmに形成する。

【0069】次いで、非晶質シリコン膜の結晶化を行う。炉を用いて600℃で24時間の加熱処理を行い、結晶質シリコン膜（図示せず）を形成する。なお、この結晶化処理においてシリコン膜表面に酸化シリコン膜が形成されるが、エッチング等で除去できごく薄い膜であるため問題はない。

【0070】次いで、結晶質シリコン膜の表面に形成された酸化膜を除去した後、ゲート絶縁膜304を形成する前に半導体膜の膜質向上のための加熱処理を行う。結晶質シリコン膜を900～1050℃にて加熱処理し、結晶質半導体膜の表面に酸化膜を形成する。この酸化シリコン膜を除去する。最終的に結晶質シリコン膜の膜厚が30～50nmになるように結晶質シリコン膜を加熱処理することによりその表面に酸化シリコン膜を形成すればよい。本実施例では、結晶質シリコン膜の膜厚を35nmとする。続いて、得られた結晶質シリコン膜を所望の形状に形成し、後にTFTのチャンネル形成領域、ソース領域およびドレイン領域を含む領域と保持容量の一方の電極となる配線となる領域とを有する半導体層303を形成する。

【0071】次いで、半導体層上にゲート絶縁膜304

18

を形成する（図2（B））。続いて、ゲート絶縁膜304を介してnチャネル型TFTとなる領域の半導体層にp型を付与する不純物元素（以下、p型不純物元素という）を添加する。p型不純物元素としては、代表的に周期表の13族に属する元素、典型的には、ボロン

(B)、またはガリウム(Ga)を用いることができる。この工程は、TFTのしきい値電圧の制御をするために行われており、チャンネルドープ工程という。この工程により半導体層には、p型不純物元素が $1\times10^{15}\sim1\times10^{18}/\text{cm}^3$ の濃度で添加される。

【0072】次いで、レジストからなるマスクを形成し、nチャネル型TFTのソース領域、ドレイン領域および保持容量の一方の電極となる部分の半導体層にn型を付与する不純物元素（以下、n型不純物元素という。またここでは、リンを用いる）を添加して、高濃度にリンを含むn型不純物領域を形成する。この領域には、 $1\times10^{20}\sim5\times10^{21}/\text{cm}^3$ の濃度でリンが含まれるようにしている。

【0073】次いで、ゲート電極305aと保持容量の一方の電極となる配線305b（以下、容量配線という）とを形成する。ゲート電極305aおよび容量配線305bの材料としては、Ta<sub>2</sub>N、Ta、Ti、Mo、W、Cr、不純物元素が添加されたSi等を用いることができる。なお、これら複数種の膜を積層してゲート電極としてもよい。

【0074】次いで、ゲート電極をマスクとして、半導体層にn型不純物元素を添加する。ここでは、n型不純物元素としてリンを用いている。このn型不純物元素が添加された領域はnチャネル型TFTのLDD領域として機能させるための低濃度不純物領域であって、この低濃度n型不純物領域には、 $1\times10^{16}\sim5\times10^{18}/\text{cm}^3$ の濃度で含まれている。

【0075】次いで、後のnチャネル型TFTとなる領域をマスクで覆い、後のpチャネル型TFTのソース領域またはドレイン領域となる半導体層にp型不純物元素としてボロンを $3\times10^{20}\sim5\times10^{21}/\text{cm}^3$ の濃度で含まれるように添加する（図示せず）。

【0076】次に、第1層間絶縁膜306として窒化シリコン膜、酸化シリコン膜または窒化酸化シリコン膜をプラズマCVD法により、膜厚50～500nmで形成する。

【0077】その後、それぞれの半導体層に添加された不純物元素を活性化するための加熱処理を行う。加熱処理の方法としては、炉を用いる方法、レーザ光照射による方法、ランプアニール法、もしくはこれらを併用して行ってもよい。不活性気体雰囲気中において、550～1000℃で活性化を行う。

【0078】次いで、熱的に励起された水素により半導体層中のダングリングボンドを終端する水素化を行う。水素を含む雰囲気中において、410℃で1時間の加熱処

(11)

19

理を行う。その他の水素化の手段として、プラズマにより励起された水素を用いたプラズマ水素化処理を行ってもよい。

【0079】次いで、第2層間絶縁膜307を膜厚500～1000nmで形成する。第2層間絶縁膜307としては、アクリル、ポリイミド、ポリアミド、BCB（ベンゾシクロブテン）といった有機樹脂膜、もしくは酸化窒化シリコン膜もしくは窒化酸化シリコン膜といった無機絶縁膜を用いてもよい。なお、本実施例では酸化窒化シリコン膜を膜厚900nmで形成し、CMP法により平坦化を行う（図2（C））。

【0080】続いて、半導体層303に達する第1コンタクトホールを形成し、それぞれのTFTを電氣的に接続する配線308を形成する。配線308の材料としては、チタンを主成分とする導電膜を膜厚50～100nmに形成した後、アルミニウムを主成分とする導電膜を膜厚300～500nmに形成する積層構造とすればよい。ただし、画素電極と接する最上層には、画素電極と接する際に電氣的腐食を起こさない材料を用いる必要がある。

【0081】次いで、第3層間絶縁膜309を形成する。第3層間絶縁膜309は、酸化窒化シリコン膜を用いて膜厚600nmに形成する（図3（A））。

【0082】次いで、開口部（表示を制御することを意図した領域）とほぼ一致する領域において、それまでの工程で形成された層間絶縁膜、ゲート絶縁膜および下地絶縁膜を除去して下部遮光膜を露出させる。なお、ゲート絶縁膜および層間絶縁膜が除去された領域（ウィンドウ）は実際に光が透過する領域（開口部）よりも広めの範囲で形成する。

【0083】次いで、上部遮光膜311を形成する。上部遮光膜として、光を透過せず、導電性を有する膜としてここでは、アルミニウムを主成分とする導電膜を膜厚100～200nmで形成する。なお、上部遮光膜を成膜する前にウィンドウは、深さと幅との比（アスペクト比）が小さいため、スパッタ法でも導電膜を良好なカバレッジで成膜することができる。上部遮光膜は、下部遮光膜と接し同電位になるように形成する。なお、図示しないが、上部遮光膜および下部遮光膜には接地電位が与えられるような配線を接続する。

【0084】次いで、ウィンドウの底面に形成された下部遮光膜および上部遮光膜の除去とドレイン電極と画素電極とを導通させるための第2コンタクトホールを形成するための上部遮光膜の除去を行う。どちらの工程もレジストで形成したパターンをマスクとしてエッチングを行う。なお、エッチングする領域の高さが異なり、除去する膜の積層構造も異なるため、工程を簡便にするために、除去工程はわけて行う。ただし、どちらの工程が先になってもかまわない（図14）。

【0085】続いて、上部遮光膜311上にプラズマC

20

VD法により、窒化シリコン膜、酸化窒化シリコン膜、もしくは、窒化酸化シリコン膜等からなる絶縁膜312を形成した後、ウィンドウをアクリル等の有機絶縁膜313等で平坦化する（図3（B））。

【0086】なお、R、G、Bに着色されたフォトリソスト膜を用いてウィンドウを埋め、その後アクリル等の有機樹脂膜を成膜してもよい。ウィンドウの平坦化に着色層を用いることにより、対向基板側に着色層を設けていた場合に生じていた色ずれに関する問題を解決することができる。

【0087】続いて、スパッタ法により、窒化シリコン膜、酸化窒化シリコン膜、もしくは、窒化酸化シリコン膜等からなる第4層間絶縁膜314を形成し、コンタクトホールを埋めてしまった絶縁膜の一部を除去して、ドレイン電極を露出させた後、画素電極315を形成する。この時、上部遮光膜311と画素電極315が接してしまうことがないように絶縁膜を除去することが重要である。なお、本実施例では透過型の液晶表示装置を作製するので、画素電極を形成する材料は、透光性のITO膜（酸化インジウムと酸化スズとの化合物）を用いてスパッタ法により膜厚100nmで形成する（図4、図15）。なお、ITO膜のかわりに遮光性の金属膜、例えばAlや導電性材料にAgをメッキした画素電極を形成すれば反射型の表示装置とすることができる。また、ウィンドウ底面に形成された上部遮光膜を除去せずに、そのまま反射板として用いてもよい。この場合、液晶は平坦化膜上に形成する透明な画素電極と対向電極とで制御する。

【0088】以上のような工程により、基板上に、下部遮光膜および上部遮光膜により覆われた下地絶縁膜、半導体層、ゲート絶縁膜、ゲート電極からなるTFT320と、一方の電極となる半導体層、誘電体となるゲート絶縁膜と同一層の絶縁膜およびゲート電極と同一層で形成された容量配線からなる保持容量321とを有し、画素面積に対する光が透過する領域の割合（開口率）が50%を超えるアクティブマトリクス基板を作製することができる。

【0089】また、このようにして得られたアクティブマトリクス基板に液晶層を配向させる配向膜を形成し、公知のセル組み技術を用いて対向電極および配向膜が形成された対向基板およびアクティブマトリクス基板とを貼り合わせた後、液晶を注入することで、アクティブマトリクス型液晶表示装置を完成することができる。

【0090】（実施例2）本実施例では、複数枚の上部遮光膜を形成することにより少なくともゲート絶縁膜および層間絶縁膜の一部が除去された領域（ウィンドウ）の壁面に沿って保持容量を形成する方法について説明する。

【0091】実施例1で示した作製工程に従い、図3（A）に示すウィンドウの底面の下部遮光膜が露出され

(12)

21

た状態にする(図5(A))。

【0092】次いで、上部第1遮光膜401を形成する。上部第1遮光膜401としては、導電膜(アルミニウム、クロム、チタンから選ばれた元素を主成分とする導電膜)を膜厚100～200nmで形成する。続いて、上部第1遮光膜401および第3層間絶縁膜309に配線308に達する第2コンタクトホールを形成する。なお、第1コンタクトホールは、配線と半導体層とを接続させるためのコンタクトホールである。

【0093】次いで、上部第1遮光膜401上にプラズマCVD法などで、酸化窒化シリコン膜、窒化酸化シリコン膜もしくは窒化シリコン膜等からなる第1絶縁膜402を形成する。

【0094】次いで、第2コンタクトホールを埋めてしまった第1絶縁膜の一部を除去して上部第1遮光膜401を露出した後、第1絶縁膜402上に上部第2遮光膜403を形成する。なお、上部第2遮光膜403は画素電極と接続するため、画素電極として用いるITO膜と接触して電気的な腐食を起こさないような材質の導電膜を積層させるなどして形成する。なお、本実施例では、アルミニウムを主成分とする導電膜を成膜した後、画素電極と接する側にタングステン主成分とする導電膜を積層させた構造とする。なお、上部第2遮光膜403の膜厚は100～200nmとする。続いて、上部第2遮光膜403上に第1絶縁膜と同様に第2絶縁膜404を形成する。

【0095】次いで、第2絶縁膜404上に上部第3遮光膜405を形成する。なお、上部第3遮光膜は下部遮光膜301および上部第1遮光膜401と同電位(本実施例では、接地電位とする)となるように、下部遮光膜301または上部第1遮光膜401と電気的に接続させる。なお、接続のために開口率を下げてしまうような問題のない画素以外の領域で接続させて接地電位となるように配線を接続すればよい。

【0096】次いで、後に形成する画素電極と上部第2遮光膜403との導通をとるための第3コンタクトホール形成と、ウィンドウ底面の下部遮光膜301、上部第1遮光膜401、上部第2遮光膜403および上部第3遮光膜405の除去を行う。

【0097】次いで、上部第3遮光膜405上に第4層間絶縁膜406を形成する。なお、第4層間絶縁膜406も第1絶縁膜402および第2絶縁膜404と同様にプラズマCVD法により形成し、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜等から選ばれた絶縁膜を用いればよい。

【0098】次いで、ウィンドウの平坦化を行う。平坦化膜407は、実施例1と同様にアクリル等の有機絶縁膜を用いて行えばよい。また、実施例1にも示したように、R、G、Bに着色されたフォトリソ膜を用いてウィンドウを埋めた後、平坦化のためにアクリル等の有

22

機樹脂膜を行ってもよい。

【0099】続いて、スパッタ法により、窒化シリコン膜、酸化窒化シリコン膜、もしくは、窒化酸化シリコン膜等からなる第5層間絶縁膜408を全面に形成し、第3のコンタクトホールを埋めてしまった絶縁膜の一部を除去して、上部第2遮光膜403を露出させる。そして、上部第2遮光膜403と接することがないように、画素電極409を形成する。画素電極409を形成する材料は、透光性のITO膜(酸化インジウムと酸化スズとの化合物)を用いてスパッタ法により膜厚100nmで形成する。

【0100】以上の工程により、上部第1遮光膜401を一方の容量配線とし、第1絶縁膜402を誘電体とし、上部第2遮光膜403をもう一方の容量配線とする第1保持容量502、および上部第2遮光膜403を一方の容量配線とし、第2絶縁膜404を誘電体とし、上部第3遮光膜405をもう一方の容量配線とする第2保持容量503がウィンドウの側面に沿って形成される。なお、第1保持容量および第2保持容量で十分な容量を得られるが、実施例1のように半導体層、ゲート絶縁膜と同一層の絶縁膜、ゲート電極と同一層の容量配線からなる保持容量を併せて形成してもよい。

【0101】保持容量素子の容量をさらに大きくするために、ウィンドウの底面に形成された下部遮光膜の一部を除去した後、露出した基板を削り、保持容量素子を基板の内部まで延長させてもよい。

【0102】また、配線308と上部第2遮光膜403、上部第2遮光膜403と画素電極409とが接続され、最終的に画素電極409と配線308とを電気的に接続して、TFT501を画素のスイッチング素子とすることができる。また、本実施例のように配線と画素電極とを上部遮光膜を介した2段階の接続とすることにより、コンタクトホールのアスペクト比を低減できるため、加工が安易であり、さらに、成膜の際にスパッタ法でも良好なカバレッジを得ることができる。また、コンタクトホールが細く長い場合と比較して、コンタクト抵抗を低くすることができる。また、画素電極(ITO)と第2の上部遮光膜とのコンタクトホールの位置を第2の上部遮光膜と配線とのコンタクトホールの位置からずらして形成すれば、遮光性が向上し、光励起によるリーク電流が発生する問題を解決することもできる。

【0103】以上のように、複数の上部遮光膜層をTFTを被嵌するように形成することによりTFTを完全に遮蔽することができ、かつ十分な容量を有する保持容量をウィンドウの側面に沿って形成することができるため、さらに開口率を上げることができる。

【0104】(実施例3) 本実施例では、実施例1または2を用いて作製されたアクティブマトリクス基板を用いて作製されたアクティブマトリクス型液晶表示装置の一例について説明する。

(13)

23

【0105】図7において、アクティブマトリクス基板は基板上に形成された画素部と駆動回路とその他の信号処理回路とで構成される。画素部にはTFT（画素TFTともいう）と保持容量とが形成され、画素部周辺に形成される駆動回路は、CMOS回路を基本として構成される。

【0106】駆動回路からは、ゲート線、ソース線が画素部に延びて形成されており、画素TFTに接続している。また、FPC（フレキシブルプリント配線板）が外部入力端子に接続して画像信号などを入力するのに用いられる。なお、FPCは補強樹脂によって強固に接着されており、接続配線でそれぞれの駆動回路に接続されている。また対向基板には、図示していないが、対向電極が形成されている。

【0107】本発明を用いて形成されたアクティブマトリクス型液晶表示装置は、TFT上に遮光膜が被嵌するように形成されているため、迷光による光リーク電流の発生を抑えることができ、画素電極の電位が変動することなく、高品質な表示を行うことができる。

【0108】（実施例4）本発明を用いた他の構造の画素について図13を用いて説明する。

【0109】実施例1の工程に従って第2層間絶縁膜16まで形成する。続いて、半導体層達する第1コンタクトホールを形成する工程で、光が透過する領域とTFTとの境目に溝を形成し、各TFTを電氣的に接続する配線50を形成する。配線は、第2層間絶縁膜上から溝を充填するように連続的に形成する。

【0110】続いて第3層間絶縁膜18を形成し、上部遮光膜19を形成する。続いて、画素電極と配線を接続するための第2コンタクトホールを形成し、第4層間絶縁膜20を形成する。遮光膜と画素電極が接することがない程度に第2コンタクトホールに埋まった絶縁膜の一部を除去した後、画素電極21を形成する。

【0111】また、他の例を図13（B）に示す。実施例1の工程に従って第2層間絶縁膜16まで形成し、続いて半導体層に達するコンタクトホールを形成し、開口部よりやや広い領域の下地絶縁膜11、ゲート絶縁膜13、第1層間絶縁膜15、第2層間絶縁膜16を除去してウィンドウを形成する。

【0112】続いて、各TFTを電氣的に接続する配線を形成する。配線は、第2層間絶縁膜16上からウィンドウの壁面に沿って連続的に形成する。ウィンドウの底面に形成された配線を除去した後、第3層間絶縁膜18を形成し、続いて遮光膜19を形成する。次いで、第4層間絶縁膜20を形成した後、ウィンドウの平坦化膜30を形成し、第5層間絶縁膜31を形成する。そして、遮光膜と画素電極が接することがない程度に第2コンタクトホールに埋まった絶縁膜の一部を除去した後、画素電極32を形成する。

【0113】以上のように、配線と遮光膜とを用いても

24

TFTの半導体層を透光することが可能である。

【0114】（実施例5）本実施例では、結晶質半導体層を形成する工程について説明する。

【0115】基板1200上に下部遮光膜1201および下地絶縁膜1202を形成する。続いて、下地絶縁膜1202上に非晶質半導体膜として、非晶質シリコン膜1203を形成する。続いて、非晶質シリコン膜1203上にマスク1204を形成して、マスクの開口部から露出した非晶質シリコン膜に結晶化を促進する作用を有する金属元素（以下、触媒元素という）を添加して触媒含有層1205を形成する。触媒元素として用いることができるのは、Ni、Fe、Co、Ru、Rh、Pd、Os、Pt、Auといった金属元素である。本実施例では、触媒元素としてニッケル（Ni）を用いる（図8（A））。

【0116】続いて、窒素雰囲気において600℃（500～700℃）で12時間（4～12時間）の加熱処理を行い、結晶質シリコン膜1206を形成する（図8（B））。なお、結晶化のための加熱処理を行う前処理として、非晶質シリコン膜中に含まれる水素を低減させるために450℃で1時間の加熱処理を行ってもよい。また、さらに結晶化のための加熱処理を行った後、結晶質シリコン膜の結晶性を向上させるためにレーザー光の照射を行ってもよい（図8（C））。

【0117】次いで、結晶質シリコン膜中に含まれる触媒元素の濃度を低減させるための加熱処理を行う。触媒元素は、シリコン膜中の結晶粒界に偏析してしまい、この偏析が微弱な電流の逃げ道（リークパス）となり、オフ電流（TFTがオフ状態にある時の電流）の突発的な増加の原因になっていると考えられているためである。

【0118】まず、結晶質シリコン膜上にマスク1208を形成し、結晶質シリコン膜に周期表の15族に属する元素（代表的には、リン）を添加する。マスク開口部から露出した結晶質シリコン膜には、 $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ の濃度でリンを含むゲッターリングサイト1209が形成される。なお、本明細書において、周期表の15族に属する元素が添加され加熱処理によって触媒元素が移動してくる領域をゲッターリングサイトという。

【0119】次いで、窒素雰囲気中で450～650℃で4～24時間の加熱処理を行う。この加熱処理によって、結晶質シリコン膜中の触媒元素がゲッターリングサイトに移動するため、結晶質シリコン膜中の触媒元素濃度を $1 \times 10^{17} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{16} / \text{cm}^3$ 以下にまで低減させることができる。

【0120】以上のようにして触媒元素を用いて得られた結晶質シリコン膜は、棒状または柱状の結晶が特定の方向性を持って並んだ結晶構造を有しており、非常に結晶性がよい。このような半導体層を用いることにより、特性のよいTFTを作製することができる。なお、本実



施例は、実施例1、2と組み合わせて用いることができる。

【0121】(実施例6)本実施例では、結晶質半導体層を形成する工程について説明する。

【0122】基板1100上に、下部遮光膜1101および下地絶縁膜1102を形成する。続いて、下地絶縁膜1102上に膜厚200nmで非晶質シリコン膜1103を形成する。次いで、非晶質シリコン膜に触媒元素を添加する。本実施例では、触媒元素としてNiを用い、重量換算で10ppmのNiを含む水溶液（酢酸ニッケル水溶液）をスピコート法で塗布し触媒元素含有層1104を形成する。なお、スピコート法以外にも、スパッタ法や蒸着法を用いて触媒元素を添加することも可能である（図9（A））。

【0123】次いで、結晶化のための加熱処理の前に400～500℃で1時間程度の加熱処理を行い、非晶質シリコン膜中に含まれる水素を脱離させる。その後、結晶化のための加熱処理を行うため、500～650℃で4～12時間の加熱処理を行い、結晶質シリコン膜1105を形成する（図9（B））。この後、さらに、結晶性を向上させるために、レーザ光を照射してもよい（図9（C））。

【0124】次いで、結晶質シリコン膜1105に残存する触媒元素の濃度を低減する工程を行う。結晶質シリコン膜1105には触媒元素が $1 \times 10^{19} / \text{cm}^3$ 以上の濃度で含まれていると考えられる。触媒元素が残留したままの結晶質シリコン膜1105を用いてTFTを作製することは可能であるが、触媒元素が半導体層の欠陥に偏析してしまい、オフ電流値が突発的に上昇してしまうという問題があった。そこで、結晶質シリコン膜1105から触媒元素を除去し、 $1 \times 10^{17} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{16} / \text{cm}^3$ 以下の濃度にまで低減することを目的とした加熱処理を行う。

【0125】結晶質シリコン膜1105の表面に、バリア層1106を形成する。バリア層1106は、後にバリア層1106上に設けるゲッタリングサイト1107をエッチングにより除去する際に、結晶質シリコン膜1105がエッチングされないように設けている層である。

【0126】バリア層1106は、厚さ1～10nm程度とし、簡便にはオゾン水で結晶質シリコン膜を処理することにより形成されるケミカルオキシドをバリア層とすればよい。他の例としては、硫酸、塩酸、硝酸などと過酸化水素水を混合させた水溶液をもちいても同様にケミカルオキシドを形成することができる。また、他のバリア層の例として、酸化雰囲気中でのプラズマ処理や酸素含有雰囲気中で紫外線照射を行いオゾンを生じさせて酸化処理を行い、バリア層を形成してもよい。さらに、別の例としてクリーンオープンを用い、200～350℃程度に加熱してから薄い酸化膜を形成してバリア

層としてもよい。

【0127】次いで、バリア層1106上にスパッタ法でゲッタリングサイト1107を形成する。ゲッタリングサイト1107としては、希ガスを $1 \times 10^{20} / \text{cm}^3$ 以上の濃度で含む半導体膜、代表的には、非晶質シリコン膜を25～250nmの厚さで形成する。ゲッタリングサイト1107は、ゲッタリング工程終了後にエッチングにより除去するため、結晶質シリコン膜1105とのエッチングの選択比が大きくなるように密度の低い膜とするのが好ましい。

【0128】ゲッタリングサイト1107は、Arを50sccm、成膜パワーを3kW、基板温度を150℃、成膜圧力を0.2～1.0Paとしてスパッタ法により成膜する。このようにして、希ガス元素を $1 \times 10^{19} \sim 1 \times 10^{22} / \text{cm}^3$ の濃度で含むゲッタリングサイト1107を形成することができる。なお、希ガス元素は半導体膜中では、不活性であるため結晶質シリコン膜1105に悪影響を及ぼすことはなく、ゲッタリングを行うことができる。

【0129】次いで、ゲッタリングを確実に成し遂げるための加熱処理を行う。加熱処理は、炉を用いる加熱処理方法や、熱源にランプまたは加熱された気体を用いるRTA法で行えばよい。炉を用いる場合には、窒素雰囲気中にて450～600℃で0.5～12時間の加熱処理をすればよい。RTA法を用いる場合には、半導体膜が瞬間的に600～1000℃程度まで加熱されるようにすればよい。

【0130】このような加熱処理により、結晶質シリコン膜1105に残留している触媒元素がゲッタリングサイト1107に移動し、結晶質シリコン膜1105の触媒元素の濃度は、 $1 \times 10^{17} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{16} / \text{cm}^3$ 以下にまで低減することができる。なお、ゲッタリングのための加熱処理の際に、ゲッタリングサイト1107は結晶化することはない。これは、希ガス元素が加熱処理中も放出されずにゲッタリングサイトに残存しているためと思われる。

【0131】ゲッタリング処理が終了したら、ゲッタリングサイト1107をエッチングにより除去する。エッチングは $\text{ClF}_3$ によるプラズマを用いないドライエッチング、あるいはヒドラジンやテトラエチルアンモニウムハイドロオキシド（ $(\text{CH}_3)_4\text{NOH}$ ）を含む水溶液などアルカリ溶液によるウェットエッチングを用いることができる。なお、このエッチング工程において、バリア層1106は結晶質半導体膜1105がエッチングされるのを妨げるエッチングストッパーとして機能する。また、ゲッタリングサイト1107のエッチングによる除去が終わったら、バリア層1106はフッ酸等で除去すればよい。

【0132】以上のようにして触媒元素を用いて得られた結晶質シリコン膜1105は、棒状または柱状の結晶

(15)

27

が特定の方向性を持って並んだ結晶構造を有しており、非常に結晶性がよい。さらに結晶質シリコン膜中の触媒元素濃度を十分に低減することができているため、このような半導体層を用いることにより、特性のよいTFTを作製することができる。なお、本実施例は、実施例1、2と組み合わせて用いることができる。

【0133】(実施例7) 本発明を用いたTFT基板の画素電極上に電界を加えることで発光が得られる有機化合物を含む膜(有機化合物層という)と陰極とを形成することにより、発光装置を形成する方法について説明する。

【0134】実施例1に従って、基板上に、発光素子(陽極、有機化合物層、陰極からなる積層)に流れる電流を制御するためのTFT(電流制御用TFT)を形成し、ウィンドウ310を形成し、上部遮光膜311、絶縁膜312を形成し、続いてウィンドウ310の平坦化を有機絶縁膜313を用いて行う。なお、本実施例において、電流制御用TFTはpチャネル型TFTを適応すればよい。

【0135】次いで、第4層間絶縁膜314で絶縁膜312と有機絶縁膜313との段差を平坦化した後、画素電極(陽極ともいう)700を形成し、図3(B)に示す状態まで形成する。なお、絶縁膜312と有機絶縁膜313との段差の平坦化は必ずしも必要ではないので、必要に応じて実施者が適宜行なえばよい。次いで、画素電極(陽極)700を形成したら、陽極700の端部を覆うために有機樹脂膜からなるバンク701を形成する。有機樹脂膜を形成することにより、陽極の端部に有機化合物層が形成されることがないため、有機化合物層の電界集中を防ぐことができる。次いで、光が透過する領域に形成されている有機樹脂膜を除去し陽極700を露出させ、陽極700上に絶縁膜702を形成し、絶縁膜上に有機化合物層703、陰極704を形成する。

【0136】絶縁膜702は、ポリイミド、ポリアミド、ポリイミドアミドなどの有機樹脂膜をスピンコート法、蒸着法またはスパッタ法などを用いて、膜厚1~5nmで形成すればよい。

【0137】有機化合物703は、発光層の他に正孔注入層として、正孔輸送層、正孔阻止層、電子輸送層、電子注入層およびバッファ層といった複数の層を組み合わせる積層し形成すればよく、有機物化合物層703としての膜厚は、10~400nm程度が好ましい。

【0138】陰極704は、有機化合物層703形成後に、蒸着法により形成する。陰極704となる材料としては、MgAgやAl-Li合金(アルミニウムとリチウムの合金)の他に、周期表の1族または2族に属する元素とアルミニウムとを共蒸着法により形成した膜を用いてもよい。なお、陰極704の膜厚は、80~200nm程度が好ましい。このようにして図16(A)に示すような発光装置を作製することができる。

28

【0139】なお、実施例1に従って絶縁膜312を形成した後にウィンドウ310の平坦化を行わず、図16(B)に示すようにウィンドウの内部に陽極1700、絶縁膜1701、有機化合物層1702、陰極1703を形成することもできる。このようにすることによって、陽極の端部に有機化合物層が形成されるのを防ぐためのバンクを形成する必要がないため、製造コストを低減することができる。

【0140】また、ウィンドウ310内に形成された開口部にあたる領域のガラス基板を掘って、ガラス基板の厚みを他の領域より薄くすることにより、発光素子の発光領域が広がるため、発光装置としての輝度を上げることが可能である。

【0141】このように、本発明の適応範囲は広く、液晶表示装置以外にも適応することができる。なお、本実施例を実施形態1~3、実施例1~2、4、5、6と組み合わせて適応し、発光装置を作製するが可能である。

【0142】(実施例8) 本発明を実施して形成されたアクティブマトリクス型液晶ディスプレイ(液晶表示装置またはEL表示装置)を表示部に組み込み、高画質、高輝度な表示が可能な電気器具を実現することができる。

【0143】その様な電気器具としては、プロジェクター、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ(ゴーグル型ディスプレイ)、パーソナルコンピュータ、携帯情報端末(モバイルコンピュータ、携帯電話または電子書籍等)などが挙げられる。それらの一例を図10、図11及び図12に示す。

【0144】図10(A)はフロント型プロジェクターであり、投射装置2601、スクリーン2602等を含む。

【0145】図10(B)はリア型プロジェクターであり、本体2701、投射装置2702、ミラー2703、スクリーン2704等を含む。

【0146】なお、図10(C)は、図10(A)及び図10(B)中における投射装置2601、2702の構造の一例を示した図である。投射装置2601、2702は、光源光学系2801、ミラー2802、2804~2806、ダイクロイックミラー2803、プリズム2807、液晶表示装置2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図10(C)中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0147】また、図10(D)は、図10(C)中における光源光学系2801の構造の一例を示した図である。本実施例では、光源光学系2801は、リフレクタ

(16)

29

ー2811、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図10(D)に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0148】図11(A)はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。

【0149】図11(B)はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。

【0150】図11(C)はモバイルコンピュータ(モバイルコンピュータ)であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。

【0151】図11(D)はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。

【0152】図11(E)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD(Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

【0153】図11(F)はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部(図示しない)等を含む。

【0154】図12(A)は携帯電話であり、3001は表示用パネル、3002は操作用パネルである。表示用パネル3001と操作用パネル3002とは接続部3003において接続されている。接続部3003における、表示用パネル3001の表示部3004が設けられている面と操作用パネル3002の操作キー3006が設けられている面との角度 $\theta$ は、任意に変えることができる。さらに、音声出力部3005、操作キー3006、電源スイッチ3007、音声入力部3008を有し

30

ている。

【0155】図12(B)は携帯書籍(電子書籍)であり、本体3101、表示部3102、3103、記憶媒体3104、操作スイッチ3005、アンテナ3106等を含む。

【0156】図12(C)はディスプレイであり、本体3201、支持台3202、表示部3203等を含む。

【0157】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電気器具に適用することが可能である。また、本実施例の電気器具は実施例1~4を組み合わせることで実現することができる。

【0158】

【発明の効果】本発明を用いることにより、遮光膜をTF Tを被嵌するように形成することにより、下部遮光膜と上部遮光膜とでTF Tを完全に覆うことができるため、光リーク電流を抑制することができる。また、開口率を下げずに十分な保持容量を確保することができる。

【0159】このようなTF Tの遮光技術を用いることにより、高画質、高精細、高輝度な表示の可能な表示装置を実現することができ、またこのような表示装置を電気器具の表示部に用いることで、高画質、高精細、高輝度な表示が可能な電気器具を実現することができる。

【図面の簡単な説明】

【図1】 本発明を用いて作製された半導体装置の一例を示す図。

【図2】 本発明の実施の一例を示す図。

【図3】 本発明の実施の一例を示す図。

【図4】 本発明の実施の一例を示す図。

【図5】 本発明の実施の一例を示す図。

【図6】 本発明の実施の一例を示す図。

【図7】 本発明の実施の一例を示す図。

【図8】 本発明の実施の一例を示す図。

【図9】 本発明の実施の一例を示す図。

【図10】 電気器具の一例を示す図。

【図11】 電気器具の一例を示す図。

【図12】 電気器具の一例を示す図。

【図13】 本発明の実施の一例を示す図。

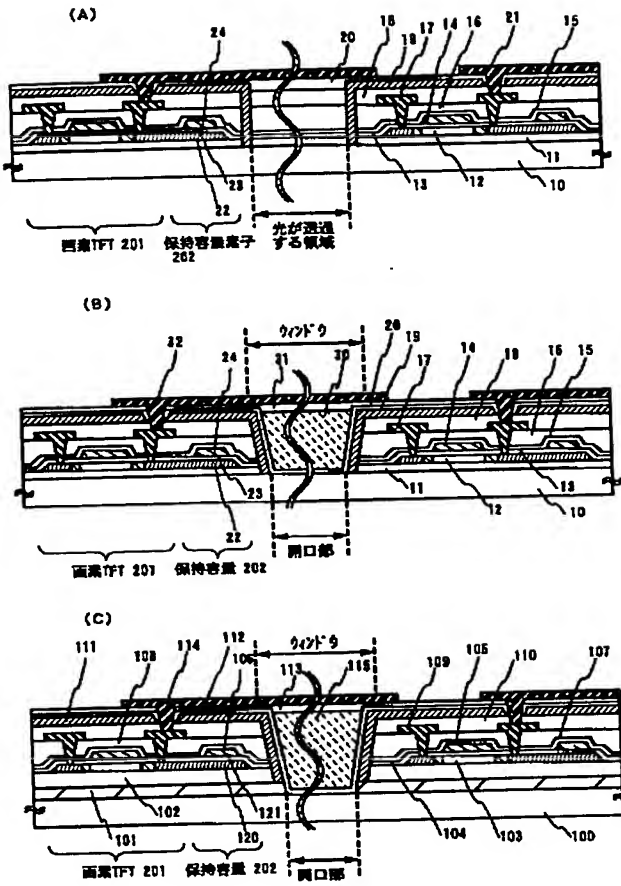
【図14】 本発明の実施の一例を示す図。

【図15】 本発明の実施の一例を示す図。

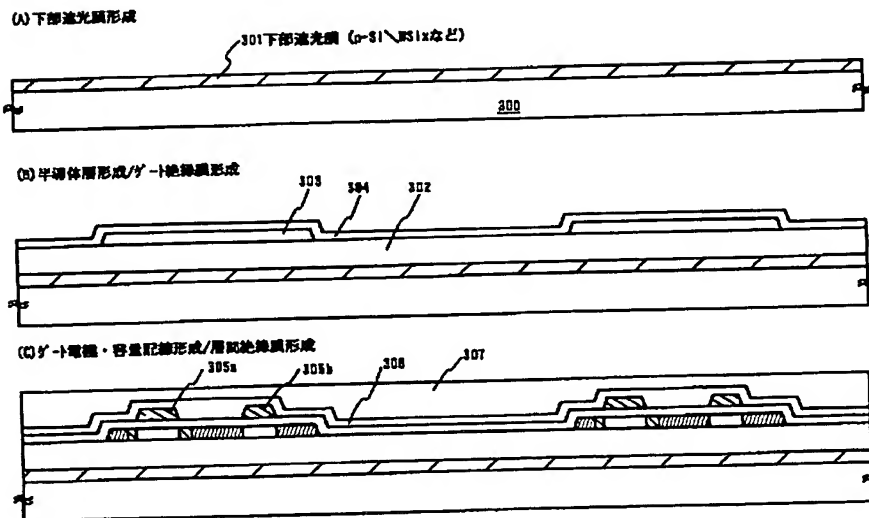
【図16】 本発明の実施の一例を示す図。

(17)

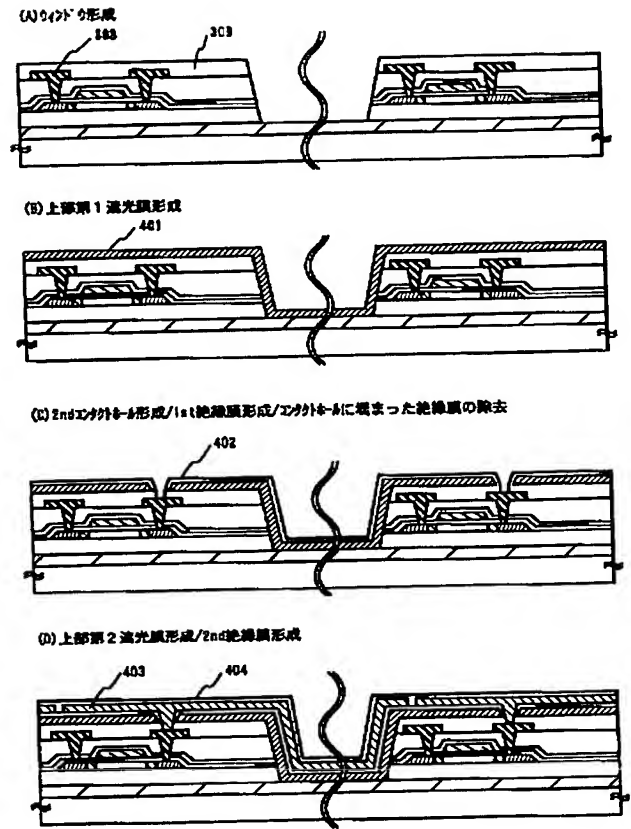
【図1】



【図2】



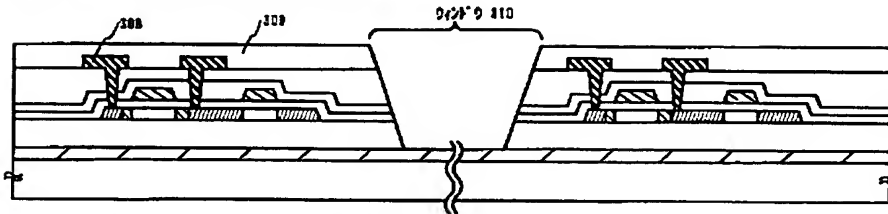
【図5】



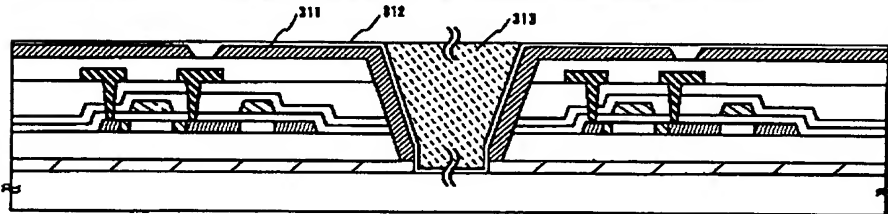
(18)

【図3】

(A) 反轉形成/第3層間絶縁膜/910形成 (絶縁膜の除去)

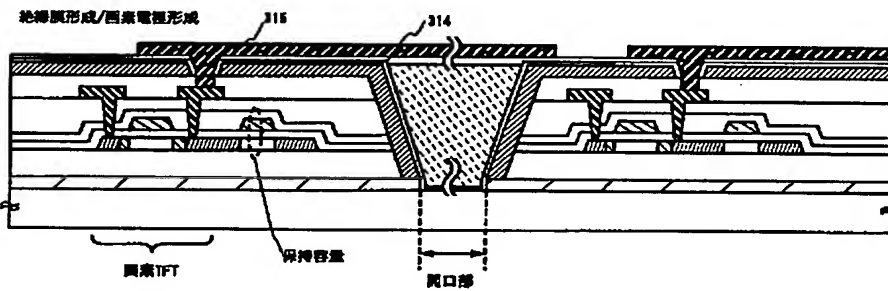


(B) 上部透光膜形成/910'910'に形成された上部透光膜及び下部透光膜除去/第4層間絶縁膜形成/910'910'平坦化

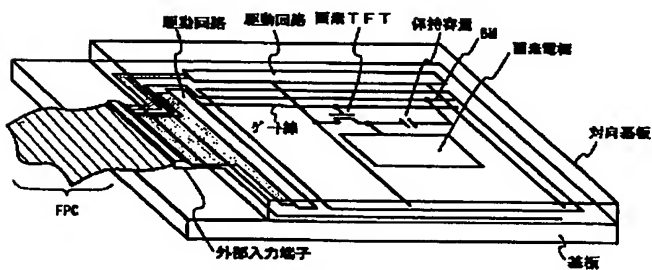


【図4】

絶縁膜形成/画素電極形成

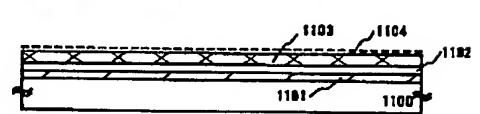


【図7】



【図9】

(A) 下部透光膜形成/下地絶縁膜・非晶質半導体膜形成/触媒元素含有層形成



(B) 結晶質半導体膜形成



(C) トラザ光照射 (結晶性の向上) /n'910'形成



(D) ゲッタリング

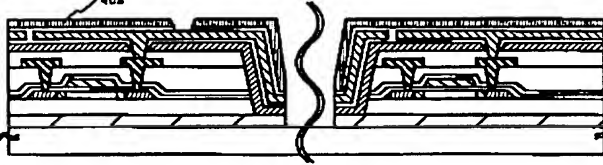




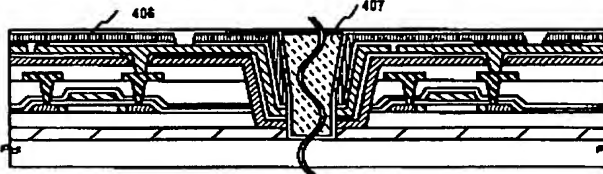
(19)

【図6】

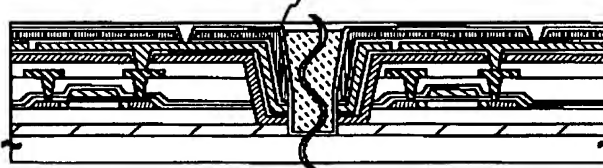
(A) 4th層間絶縁膜形成/リンドウ底面の上層遮光膜および下部遮光膜の除去とコンタクト形成



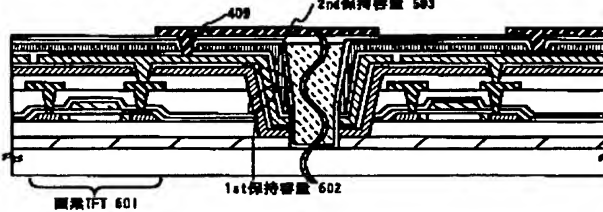
(B) 3rdコンタクト形成/絶縁膜形成/リンドウ平坦化



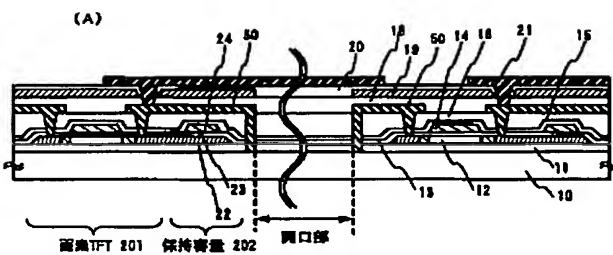
(C) 5th層間絶縁膜形成



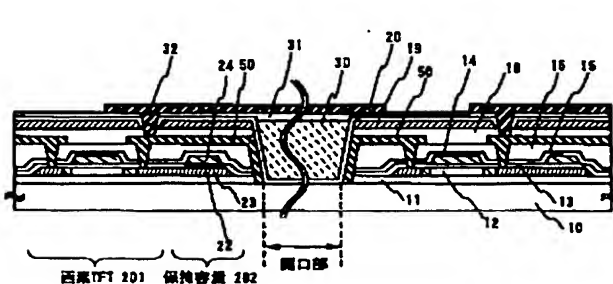
(D) 画素電極形成



【図13】

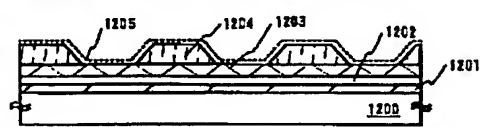


(B)

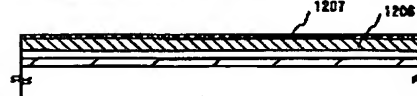


【図8】

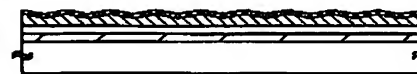
(A) 下部遮光膜形成/下地絶縁膜・非晶質半導体膜形成/熱電光重合層形成



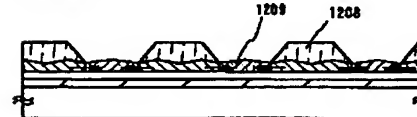
(B) 結晶質半導体膜形成/酸化膜形成



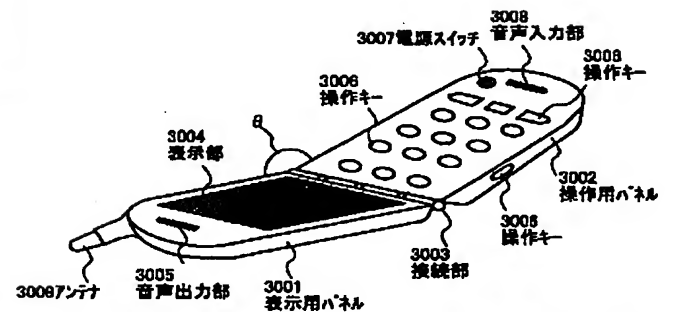
(C) レーザ光照射 (結晶性の向上)



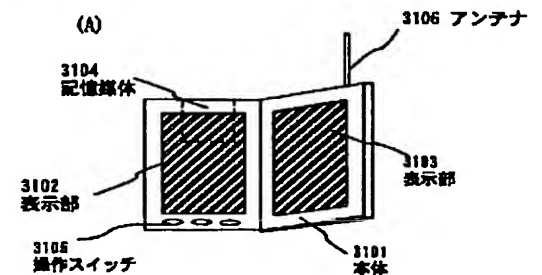
(D) イソパシブ



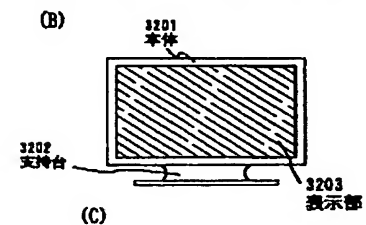
【図12】



(A)



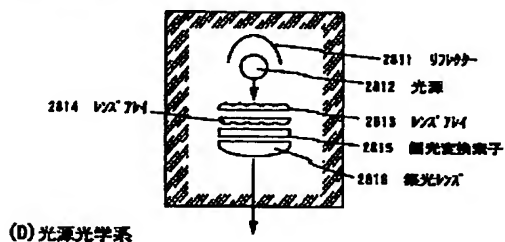
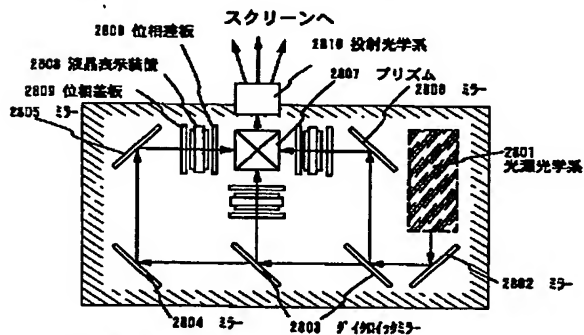
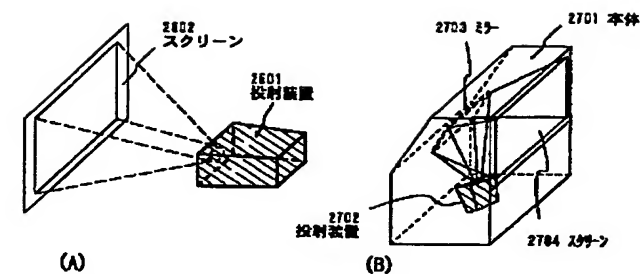
(B)



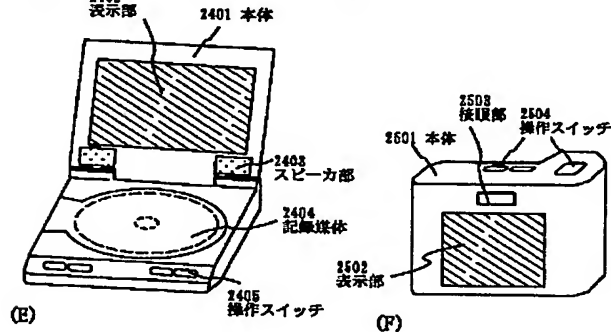
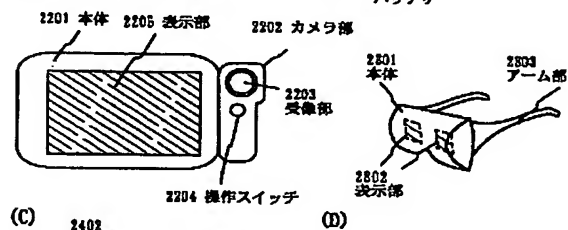
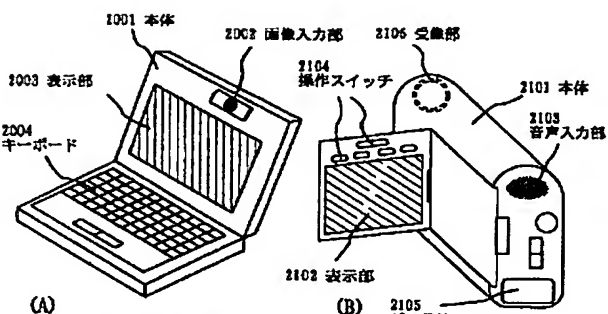
(C)

(20)

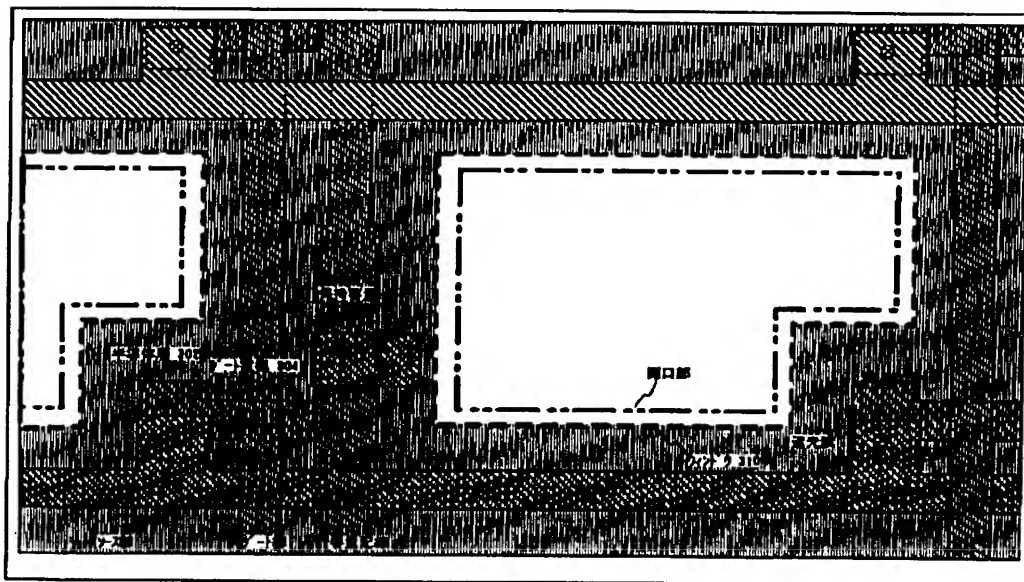
【図10】



【図11】

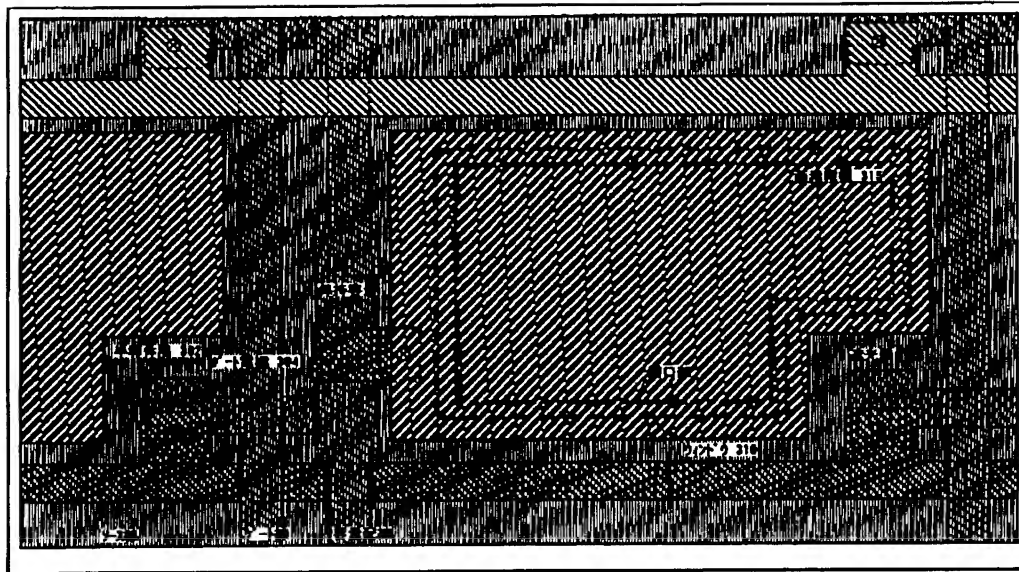


【図14】

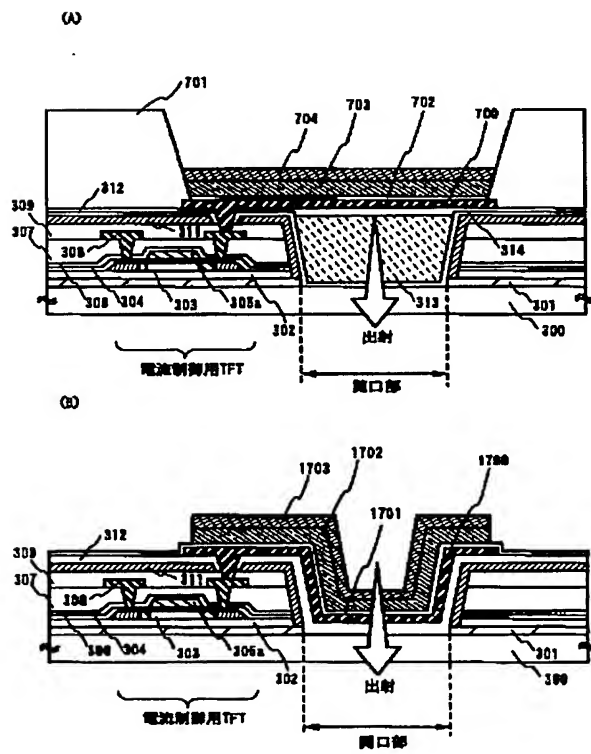


(21)

【図 15】



【図 16】



(22)

フロントページの続き

(51)Int. Cl. <sup>7</sup>	識別記号	F I	タームコード° (参考)	
G 0 2 F	1/1368	G 0 2 F	1/1368	5 F 0 5 2
G 0 9 F	9/35	G 0 9 F	9/35	5 F 1 1 0
H 0 1 L	21/20	H 0 1 L	21/20	
	21/322		21/322	G
				R
	21/336	H 0 5 B	33/14	A
	29/786	H 0 1 L	29/78	6 1 2 D
H 0 5 B	33/14			6 1 9 B
				6 2 7 G
				6 2 7 A
				6 2 7 Z

F ターム(参考) 2H088 EA12 HA08 MA01 MA09 MA20  
 2H091 FA34Y FA37Y GA13 LA03  
 LA16 LA30 MA07  
 2H092 GA11 GA17 GA60 JA24 KA04  
 MA07 MA35 NA01 NA16 NA25  
 PA09 RA05  
 3K007 AB02 AB03 AB17 AB18 BB06  
 CA01 DB03 GA00  
 5C094 AA07 AA42 AA43 BA03 BA43  
 CA19 DA15 EA04 EA07  
 5F052 AA02 AA11 AA17 DA02 EA15  
 EA16 FA06 FA19 JA01  
 5F110 AA21 AA30 BB02 BB04 CC02  
 DD02 DD03 DD13 DD14 DD15  
 EE01 EE04 EE08 EE14 GG01  
 GG02 GG13 GG25 GG32 GG34  
 HJ01 HJ04 HJ23 HL03 HL04  
 HL11 HM15 NN03 NN04 NN22  
 NN23 NN24 NN27 NN33 NN34  
 NN35 NN36 NN42 NN44 NN45  
 NN46 NN47 NN48 NN54 NN55  
 NN73 PP01 PP03 PP10 PP13  
 PP29 PP34 PP35 PP38 QQ11  
 QQ19 QQ24 QQ25 QQ28